

PROGRAMA ANALÍTICO

1. DATOS INFORMATIVOS

DEPARTAMENTO: ELECTRICA Y ELECTRONICA		ÁREA DE CONOCIMIENTO: SISTEMAS DIGITALES	
NOMBRE DE LA ASIGNATURA: SISTEMAS EMBEBIDOS		PERIODO ACADÉMICO: PREGRADO S-II OCT21-MAR22	
CÓDIGO: A0403		No. CREDITOS:	NIVEL: PREGRADO
FECHA ELABORACIÓN: 17/12/2020	EJE DE FORMACIÓN	HORAS / SEMANA	
	PROFESIONAL	TEÓRICAS:	PRÁCTICAS/LABORATORIO
DESCRIPCIÓN DE LA ASIGNATURA: Esta asignatura es teórica práctica y presenta a los estudiantes de pregrado, el estado-del-arte, tecnología y metodologías para el desarrollo de sistemas embebidos basados en dispositivos Field-programmable Gate Array (FPGA). La asignatura está compuesta de contenidos mínimos que dan al estudiante una visión integral del funcionamiento y diseño de los circuitos integrados digitales para computo (sistemas embebidos), desde el nivel de dispositivos CMOS hasta el nivel de sistema. Inicialmente, como introducción a los fundamentos de la fabricación de circuitos integrados digitales, se estudia la lógica y diseño CMOS aplicada para el diseño de circuitos lógicos y utilizando un software editor de layout. Posteriormente, se estudia la evolución y características de los circuitos integrados de aplicación-específica (ASIC), como introducción al diseño de dispositivos lógicos programables. Luego se estudia los métodos de diseño y configuración de FPGAs usando el lenguaje VHDL y sus instrucciones concurrentes y secuenciales. Finalmente, se aborda de forma práctica el diseño e implementación del hardware y software de sistemas computacionales embebidos en un solo chip (SoC), usando tarjetas basadas en FPGA. También se estudia los fundamentos de sistemas embebidos y se revisa los sistemas operativos de tiempo-real (RTOS) para controlar procesos concurrentes en sistemas de control críticos.			
CONTRIBUCIÓN DE LA ASIGNATURA A LA FORMACIÓN PROFESIONAL: N/A			
RESULTADO DE APRENDIZAJE DE LA CARRERA (UNIDAD DE COMPETENCIA): La asignatura contribuye al resultado de aprendizaje del nivel (sexto) y es parte sustancial de la formación profesional. Mediante la creación de hardware y software de sistemas-en-chip (SoC) embebidos basados en FPGA, el estudiante diseña e implementa sistemas de control de alto desempeño en función del desarrollo de procesos encaminados a la automatización. El profesional en formación desarrolla capacidades para el diseño, verificación, implementación, y optimización de sistemas embebidos basados en FPGA, que contribuyan al mejoramiento de procesos productivos, teniendo presente la identidad institucional y la realidad nacional y geopolítica			
OBJETIVO DE LA ASIGNATURA: N/A			
RESULTADO DE APRENDIZAJE DE LA ASIGNATURA: (ELEMENTO DE COMPETENCIA): <ul style="list-style-type: none"> • Caracteriza e identifica componentes y ventajas de circuitos ASIC y Lógica Programable. • Utiliza lenguaje de descripción de hardware (HDL) para implementar (síntesis) hardware en el FPGA • Resuelve problemas avanzados de ingeniería aprovechando las ventajas de desempeño del hardware/software de sistemas-en-chip (SoC) embebidos, usando plataformas comerciales basadas en FPGA. 			

2. SISTEMA DE CONTENIDOS Y RESULTADOS DEL APRENDIZAJE

UNIDADES DE CONTENIDOS	
Unidad 1 INTRODUCCIÓN A CIRCUITOS ASIC Y LÓGICA PROGRAMABLE	Resultados de Aprendizaje de la Unidad 1 • Caracteriza e identifica componentes y ventajas de circuitos ASIC y Lógica Programable.
1.1 Tecnología CMOS para circuitos integrados digitales. <ul style="list-style-type: none"> 1.1.1 MOS transistor: n-channel, p-channel 1.1.2 CMOS Inverter, CMOS logic gates (i.e., NAND, NOR). 1.1.3 Otros circuitos CMOS, e.g., FFs, tri-state 1.1.4 Diseño CMOS, compuertas AOI, método single-stack circuit, ejercicios 1.1.5 CMOS Process, photolithography, reglas de diseño. 1.1.6 Editor de Layout CMOS: uso y aplicaciones. 	
1.2 Niveles de Abstracción para el diseño	

PROGRAMA ANALÍTICO

UNIDADES DE CONTENIDOS

1.2.1 Diagrama Y-chart, dominios de descripción, y niveles de abstracción

1.2.2 Ejemplos

1.3 Introducción a Circuitos ASIC y Lógica Programable

1.3.1 Application-specific Integrated Circuits (ASIC), introducción, evolución de ICs, tipos.

1.3.2 Flujo de diseño ASIC y procesos (i.e., synthesis, partitioning, floorplanning, placement, routing, prelayout y postlayout simulation, circuit extraction)

1.3.3 Consideraciones económicas, de tiempo, escalabilidad, y productividad en el diseño ASIC/VLSI

1.3.4 Lógica Programable, tipos y arquitectura básica (i.e., PLA, PAL, PLD, GAL, CPLD, FPGA)

1.4 Field-programmable Gate Array (FPGA)

1.4.1 Tecnologías para reconfiguración

1.4.2 Principales fabricantes de FPGAs,

1.4.3 Estudio de una familia de FPGA de última generación y arquitectura interna (e.g. CLB, FFs, Programmable I/O, Programmable Interconnect, BRAM, DSP Blocks, FIFO)

Unidad 2

DISEÑO E IMPLEMENTACIÓN DE HARDWARE BASADO EN FPGA USANDO LENGUAJES DE DESCRIPCIÓN DE HARDWARE (HDL) "PARA SÍNTESIS"

Resultados de Aprendizaje de la Unidad 2

- Utiliza lenguaje de descripción de hardware (HDL) para implementar (síntesis) hardware en el FPGA

2.1 Hardware Description Languages - VHDL

2.1.1 Unidades de Diseño: Entity, Architecture, Library, Signal, Variable

2.1.2 Tipos de Datos, Operadores, Attributes, Generic.

2.1.3 Estilos de descripción: behavioral (algorítmica), data-flow (RTL), structural

2.1.4 Código concurrente: concurrent signal assignment, conditional signal assignment, selected signal assignment, generate, block.

2.1.5 Process, function, procedure

2.1.6 Código secuencial: if, case, loop.

2.1.7 Diseño jerárquico y top down: component, package, library, port map (descripción estructural), reuso de librerías

2.1.8 Test-benches y código para simulación.

2.1.9 Revisión de otros HDL para síntesis

2.2 Finite-state machines (FSM) para procesamiento

2.2.1 Estructura y descripción de FSM en VHDL

2.2.2 Diseño de procesadores específicos basados en datapath y controlpath

2.2.3 Aplicaciones para automatización y control.

2.3 Ambiente de Desarrollo Integrado (IDE) para diseño con VHDL y FPGA

2.3.1 Herramienta EDA (Electronic Design Automation) o IDE para FPGAs

2.3.2 Design flow, elaboration, synthesis, simulation, constraints y pin-assignment, implementation, map & route, time-verification, bitstream-generation, program (configuration)

2.3.3 Tarjeta de Desarrollo basada en FPGA, uso, archivos de constraints, programación (configuración)

Unidad 3

DISEÑO E IMPLEMENTACIÓN DE SISTEMAS-ON-CHIP (SOC) EMBEBIDOS Y BASADOS EN FPGA COMERCIALES, PARA RESOLVER PROBLEMAS ESPECÍFICOS DE INGENIERÍA

Resultados de Aprendizaje de la Unidad 3

- Resuelve problemas avanzados de ingeniería aprovechando las ventajas de desempeño del hardware/software de sistemas-en-chip (SoC) embebidos, usando plataformas comerciales basadas en FPGA.
- Diseña, modela, implementa y verifica sistemas embebidos (SoC) basados en FPGA, utilizando lenguaje de descripción de hardware (VHDL), metodologías top-down y jerárquicas, librerías de IP-cores, lenguaje C, y herramientas de desarrollo IDE.
- Describe las características, restricciones, y requisitos de un sistema embebido y de tiempo real.

3.1 Sistemas Embebidos

3.1.1 Introducción, características, organización, tipos, modelos, y restricciones de sistemas embebidos

3.2 Systems-on-chip (SoCs)

3.2.1 Fundamentos, arquitectura general de hardware y software.

PROGRAMA ANALÍTICO

UNIDADES DE CONTENIDOS

3.2.2 Metodología Design & Reuse

3.2.3 Retos (productivity-gap) y soluciones

3.3 Hardware Embebido

3.3.1 System-on-chip (SoC): Fundamentos. Arquitectura. Interconnection networks (i.e., AMBA, AXI, BRNV).

3.3.2 IP-Cores: fundamentos, tipos (i.e., hard, soft), arquitectura, estandarización

3.3.3 Uso de librerías IP del fabricante.

3.3.4 Procesadores Embebidos (hard-core y soft-core processors).

3.4 Software Embebido

3.4.1 Arquitectura de software-embebido: Hardware Abstraction Layer (HAL), drivers, APIs, aplicaciones en C/C++

3.4.2 Sistemas operativos de tiempo-real (RTOS).

3.4.3 Introducción a Scheduling. Multi-tasking y multi-threading. Mecanismos de sincronización y comunicación para procesos concurrentes. Análisis y optimización.

3.4.4 Co-diseño hardware/software

3.5 Aplicaciones para automatización y control.

3.5.1 Aplicaciones para automatización y control.

3. PROYECCIÓN METODOLÓGICA Y ORGANIZATIVA PARA EL DESARROLLO DE LA ASIGNATURA

(PROYECCIÓN DE LOS MÉTODOS DE ENSEÑANZA - APRENDIZAJE QUE SE UTILIZARÁN)

- 1 Talleres
- 2 Clase Magistral
- 3 Resolución de Problemas
- 4 Investigación Exploratoria
- 5 Diseño de proyectos, modelos y prototipos
- 6 Prácticas de Laboratorio

PROYECCIÓN DEL EMPLEO DE LA TIC EN LOS PROCESOS DE APRENDIZAJE

- 1 Herramientas Colaborativas (Google, drive, onedrives, otros)
- 2 Material Multimedia
- 3 Video Conferencia
- 4 Software de Simulación
- 5 Aula Virtual

4. TÉCNICAS Y PONDERACIÓN DE LA EVALUACIÓN

- En este espacio se expresarán las técnicas utilizadas en la evaluación del proceso de enseñanza aprendizaje o evaluación formativa y sumativa.
- Las técnicas que se recomienda usar son: Resolución de ejercicios, Investigación Bibliográfica, Lecciones oral/escrita, Pruebas orales/escrita, Laboratorios, Talleres, Solución de problemas, Prácticas, Exposición, Trabajo colaborativo, Examen parcial, Otras formas de evaluación.
- Recordar que mientras más técnicas utilicen, la evaluación será más objetiva y el desempeño del estudiante se reflejará en su rendimiento (4 o 5 técnicas).
- Para evaluar se deberá aplicar la rúbrica en cada una de las técnicas de evaluación empleadas. Se debe expresar en puntaje de la nota final sobre 20 puntos. No debe existir una diferencia mayor a dos puntos entre cada técnica de evaluación empleada.
- En la modalidad presencial existen tres parciales en la modalidad a distancia existen dos parciales, toda la planificación de periodo académico se la realiza en función del número de parciales de cada modalidad.
- La ponderación a utilizarse en la evaluación del aprendizaje del estudiante será la misma en las tres parciales.
- Para la aprobación de una asignatura se debe tener una nota final promedio de 14/20, en los tres o dos

5. BIBLIOGRAFÍA BÁSICA/ TEXTO GUÍA DE LA ASIGNATURA

Titulo	Autor	Edición	Año	Idioma	Editorial
Circuit design and simulation with VHDL	Pedroni, Volnei A	-	2010	eng	United States of America: The MIT Press
Guide to FPGA implementation of	Deschamps, Jean-	-	2012	eng	Springer Netherlands

PROGRAMA ANALÍTICO

Titulo	Autor	Edición	Año	Idioma	Editorial
arithmetic functions	Pierre.	-	2012	eng	Springer Netherlands
Sistemas de tiempo real y lenguajes de programación / Alan Burns y Andy Wellings	Burns, Alan	3	2003	spa	Perason Educación,
CMOS circuit design, layout, and simulation	Baker, R. Jacob	-	2005	Inglés	New York : IEEE Press

6. FIRMAS DE LEGALIZACIÓN

MARCO ANTONIO PILATASIG PANCHI
COORDINADOR DE AREA DE CONOCIMIENTO

DIRECTOR DE CARRERA

FABIÁN ARMANDO ÁLVAREZ SALAZAR
DIRECTOR DE DEPARTAMENTO